

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-077733

(43)Date of publication of application : 15.03.2002

(51)Int.Cl. H04N 5/335
H01L 27/146

(21)Application number : 2000-264059 (71)Applicant : MINOLTA CO LTD

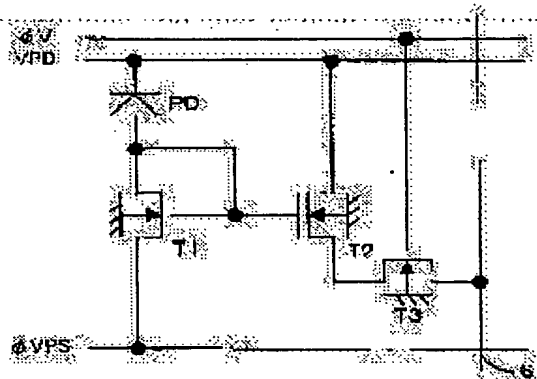
(22)Date of filing : 31.08.2000 (72)Inventor : TAKADA KENJI
HAGIWARA YOSHIO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device which can automatically switch converting operations between logarithmic converting operations and liner converting operations according to the quantity of the light made incident to a photoelectric conversion section without switching the bias voltages.

SOLUTION: When image pickup is started, the gate voltage of a MOS transistor T1 is made lower than the source voltage of the transistor T1 by giving a pulse signal which becomes a voltage VL lower than the voltage VH which is given to the source of the transistor T1 at the time of picking up images to a signal ϕ_{VPS} . Consequently, until the luminance value of an object exceeds a prescribed value, linearly converted electric signals are outputted, because the transistor T1 is set to a cut-off state. In addition, when the luminance value exceeds the prescribed value, logarithmically converted electric signals are outputted, because the transistor T1 operates in a sub-threshold region.



特開2002-77733

(P2002-77733A)
(43)公開日 平成14年3月15日(2002.3.15)

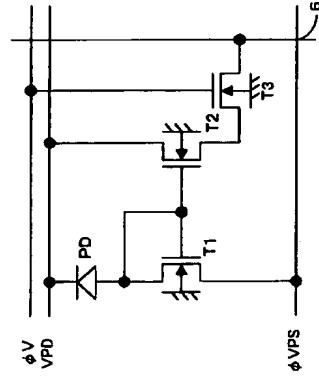
(51)Int. Cl. ⁷	識別記号	F I	チービー(参考)
H 0 4 N 5/335		H 0 4 N 5/335	E 4H18
H 0 1 L 27/146		H 0 1 L 27/14	P 5C024 A
審査請求 有	請求項の数 3 4	O L	(全 3 頁)
(21)出願番号	特願2000-264059(P2000-264059)	(71)出願人	000006079 ミノルタ株式会社 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
(22)出願日	平成12年9月31日(2000.8.31)	(72)発明者	高田 謙二 大阪府大阪市中央区安土町二丁目3番13号 大阪 国際ビル ミノルタ株式会社内
		(72)発明者	萩原 毅雄 大阪府大阪市中央区安土町二丁目3番13号 大阪 国際ビル ミノルタ株式会社内
		(74)代理人	100085501 弁理士 佐野 錦夫 (外1名) Fターム(参考) 4M18 A410 A901 B414 C402 F406 5C024 A401 C405 C443 G403 G441

(54)【発明の名称】 固体撮像装置

(57)【要約】

【課題】 本発明は、バイアス電圧を切り換えることなく、光電変換部に入射される入射光量に応じて、自動的に対数変換動作及び線形変換動作を切り換えることができる固体撮像装置を提供することを目的とする。

【解決手段】 信号φVPSに、撮像時にMOSTランジスタT1のソースに与える電圧V_Hより低い電圧V_Lとなるパルス信号を与えることによって、撮像開始時ににおけるMOSTランジスタT1のゲート電圧をソース電圧より低い電圧とする。よって、撮像時において、被写体が所定の頻度値を超えるまでは、MOSTランジスタT1がカutoff状態となるので、線形変換された電気信号が出力され、又、被写体が所定の頻度値を超えたとき、MOSTランジスタT1がサブスレッショルド領域で動作するので、対数変換された電気信号が出力される。



【特許請求の範囲】

【請求項1】 入射光量に応じた電気信号を発生する感光素子と、

該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、

該トランジスタの第2電極に所定のパルス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、

該リセット手段は、感光素子への入射光量が所定値まではトランジスタのサブスレッショルド領域での動作を禁止するように、前記トランジスタをリセットすることを特徴とする固体撮像装置。

【請求項2】 入射光量に応じた電気信号を発生する感光素子と、

該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、

該トランジスタの第2電極に所定のパルス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、

該リセット手段は、感光素子への入射光量が所定値以上になったときにトランジスタがサブスレッショルド領域で動作するように、前記トランジスタをリセットすることを特徴とする固体撮像装置。

【請求項3】 入射光量に応じた電気信号を発生する感光素子と、

該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、

該トランジスタの第2電極に所定のパルス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、

該リセット手段は、感光素子への入射光量が所定値まではトランジスタが不動作状態となり、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッショルド領域で動作を行うように、前記トランジスタをリセットすることを特徴とする固体撮像装置。

【請求項4】 入射光量に応じた電気信号を発生する感光素子と、

該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、

該トランジスタの第2電極に所定のパルス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、

該リセット手段は、感光素子への入射光量が所定値まではトランジスタが不動作状態となることにより、感光素子への入射光量に対して線形的に変化する出力が制御電極に現れるとともに、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッショルド領域で動作を行うことにより、感光素子への入射光量に対して対数的に変化する出力が制御電極に現れるように、前記トランジスタをリセットすることを特徴とする固体撮像装置

図。

【請求項5】 入射した光量に応じた電気信号を発生する感光素子を有する複数の面素を備えた固体撮像装置において、

前記各面素が、第1電極と制御電極とが前記感光素子の一方の電極に接続されるトランジスタを有し、前記各トランジスタの第2電極に前記パルス信号を与えらるることによって、前記各トランジスタをリセットするリセット手段を備え、

該リセット手段は、前記感光素子への入射光量が所定値までは前記トランジスタが不動作状態となることにより、前記トランジスタの制御電極に前記感光素子への入射光量に対して線形的に変化する出力が現れるとともに、前記感光素子への入射光量が所定値以上になったときは前記トランジスタがサブスレッショルド領域で動作を行うことにより、前記トランジスタの制御電極に前記感光素子への入射光量に対して対数的に変化する出力が現れることを特徴とする固体撮像装置。

【請求項6】 前記各面素が、前記トランジスタの制御電極からの出力を増幅する増幅回路を有することを特徴とする請求項1に記載の固体撮像装置。

【請求項7】 前記各面素が、

前記トランジスタの制御電極に現れる電圧をサンプリングする第1サンプリング回路と、
該第1サンプリング回路に一端が接続された第1スイッチと、

該第1スイッチの他端に接続されるときに、該第1スイッチがONとなったときに、前記第1サンプリング回路でサンプリングされた電圧をサンプリングする第2サンプリング回路と、
を有することを特徴とする請求項5又は請求項6に記載の固体撮像装置。

【請求項8】 前記各面素が、前記トランジスタの制御電極からの出力を積分する積分回路を有することを特徴とする請求項5に記載の固体撮像装置。

【請求項9】 前記各面素が、

前記積分回路に一端が接続された第1スイッチと、
該第1スイッチの他端に接続されるときに、該第1スイッチがONとなったときに、前記積分回路からの出力をサンプリングするサンプリング回路と、
を有することを特徴とする請求項8に記載の固体撮像装置。

【請求項10】 前記各面素が、前記感光素子と前記トランジスタの第1電極との間に接続された第2スイッチを有し、

該第2スイッチに前記第2スイッチをOFFとするとともに、撮像時に前記第2スイッチをONとすることによって、全撮像範囲において前記トランジスタがサブスレッショルド領域で動作を行い、前記トランジスタの制御電極に前記感光素子への入射光量に対して対数的に変化する

る出力が現れることを特徴とする請求項5～請求項9のいずれかに記載の固体撮像装置。

【請求項11】 入射光量に応じた電気信号を発生する感光素子と、
該感光素子の一方の電極に第2の電極が接続されたトランジスタと、
該トランジスタをリセットするリセット手段と、を備え、

該リセット手段は、前記トランジスタの制御電極に所定の第1パルス信号を与え、第1電極に所定の第2パルス信号を与えることにより、感光素子への入射光量が所定値まではトランジスタが不動作となり、感光素子への入射光量が所定値以上になるとトランジスタがサブレスショルド領域で動作を行うように、前記トランジスタをリセットすることを特徴とする固体撮像装置。

【請求項12】 入射光量に応じた電気信号を発生する感光素子と、
該感光素子の一方の電極に第2の電極が接続されたトランジスタと、

該トランジスタをリセットするリセット手段と、を備え、
前記リセット手段は、前記トランジスタの少なくとも毎個電極に、トランジスタの第2電極の電位がトランジスタの閾値を反映し得る範囲内の所定のバリス電圧を与え、
これにより、感光素子への入射光量が所定値まではトランジスタが不動作状態となり、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッシヨナルド領域で動作を行うように、前記トランジスタをリセットすることを特徴とする固体撮像装置。

【請求項13】 入射した光量に応じた電気信号を発生する感光素子を有する複数の画素を備えた固体撮像装置において、前記各画素が、

第2電極が前記感光素子の一方の電極に接続され、リセ
第1電圧値の第1ハルシス信号が第1電極に与えら
れるとともに第2電圧値の第2ハルシス信号が制御電極
に与えらるるトランジスタを有し、
前記トランジスタの第1電極と前記第1ハルシス信号を与
えらるるとともに、前記トランジスタの制御電極に前記第2
ハルシス信号を与えらるることによって、前記トランジスタを
通して前記トランジスタの第1電極の電圧がリセットさ
れるとともに、
前記トランジスタの第2電極と前記第2ハルシス信号を与
えらるるとともに、前記トランジスタの制御電極に前記第1
ハルシス信号を与えらるることによって、前記トランジスタを
通して前記トランジスタの第2電極の電圧がリセットさ
れるとともに、

前配光素子への入射光量が所定値までは前配トランジスタが不動作状態となることにより、前配トランジスタの第2電極に前配光素子への入射光量に対して線形的に変化する出力が現れるとともに、前配光素子への入射光量が所定値以上になったときは前配トランジスタがサブスレッショルド領域で動作を行うことにより、前配

ジスタの第2電極に第1電極が接続されるとともに、ゲート電極に行選択線が接続され、第2電極より出力信号を出力する第3MOSTランジスタを有することを特徴とする請求項20に記載の固体图像装置。

【請求項22】 前記名画素が、前記第1MOSトランジスタの第1電極及びゲート電極に一端が接続されるとともに、他端に直流電圧が印加された第1キャパシタを有することを特徴とする請求項16に記載の固体撮像装置。

【請求項23】 前記各要素が、
前記第1キャパシタの一端に第1電極が接続された第5
MOSTランジスタと、
前記第5MOSTランジスタの第2電極に一端が接続さ
れることにも、他端に直流電圧が印加された第2キャパ
シタと、

前記第2キャパシタの一端に第1電圧が接続されるとともに、第2電極に直流電圧が印加され、前記第2キャパシタをリセットする第6MOSTランシスタと、を有する。

前記各画素が同時に撮像動作を行うことにより、前記フォトダイオードに入射される光量に応じた電圧が前記第1キャパシタの一端に現れるとともに、前記各画素の前記第5MOSTランシスタを同時にONすることにより、前記第1キャパシタの一端に現れた電圧を前記第2キャパシタでサンプリングすることとを特徴とする請求項19又は請求項22に記載の固体撮像装置。

【請求項24】 前記各画素が、前記第2キャパシタの一端にグート電極が接続されるとともに、第1電極に直流通電圧が印加された第4MOSトランジスタを有するこ
とを特徴とする請求項23に記載の固体撮像装置。

【請求項25】 前記名画素が、前記第4MOSトランジスタの第2電極に第1電極が接続されるとともに、ゲート電極に行選線が接続され、第2電極より出力信号を出力する第3MOSトランジスタを有することを特徴とする請求項24に記載の固体撮像装置。

【請求項26】 前記各面素が、前記フォトダイオードの第2電極に第1電極が接続されるとともに、前記第1MOST電極に第1電極及びゲート電極に第2電極が接続された第7MOSTランジスタを有し、リセット時に前記第7MOSTランジスタをOFFとするとともに、放電時に前記第7MOSTランジスタをONとすることによって、全像素範囲において前記第1MOSTランジスタがサブスプレッショナル領域で動作を行い、前記第1MOSTランジスタのゲート電極に前記ダイオードに入射される光量に対して対数変換された電圧が現れることを特徴とする請求項16～請求項25のいずれが既に記載の固体撮像装置。

【請求項27】 複数の画素を有する固体撮像装置にお
いて、
前記各画素が、

第2電極に直流電圧が印加されたフォトダイオードと、
該フォトダイオードの第1電極に第2電極が接続され、
第1電極に第1電圧値の第1パルス信号が与えられると
ともに、ゲート電極に第2電圧値の第2パルス信号が与
えられる第1MOSトランジスタと、を有し、

前記第1MOSトランジスタの第1電極に前記第1ハル
ス信号が与えられた後、前記第1MOSトランジスタの
ゲート電極に前記第2ハルス信号が与えられることによ
って、前記第1MOSトランジスタを通して前記第1M
OSトランジスタの第2電極の電圧がリセットされると
ともに、

撮像時において、前記ダイオードに入射される光量が所定の明るさである第1MOSトランジスタが動作状態となり、前記第1MOSトランジスタの第2電極に前記ダイオードに入射される光量に対して線形に変化する出力が現れるとともに、前記ダイオードに入射される光量が所定の明るさを超えたときは前記第1MOSトランジスタがサブスレッショルド領域で動作を行い、前記第1MOSトランジスタの第2電極に前記ダイオードに入射される光量に対して対数的に変化する出力が現れることを特徴とする固体撮像装置。

【請求項28】 前記各画素が、前記第1MOSトランジスタの第2電極にゲート電極が接続されるとともに、第2電極より出力信号を出力する第2MOSトランジスタを有することを特徴とする請求項27に記載の固体撮像装置。

【請求項29】 前記各画素が、前記第2MOSトランジスタの第2電極に第1電極が接続されるとともに、ゲート電極に選択線が接続され、第2電極より出力信号を出力する第3MOSトランジスタを有することを特徴とする請求項28に記載の固体撮像装置。

【請求項30】 前記各画素が、前記第2MOSトランジスタの第2電極に一端が接続されるとともに、他端に直流電圧が印加された第1キャパシタを有することを特徴とする請求項28に記載の固体撮像装置。

【備考項31】 前記名画素が、前記第2MOSトランジスタの第2電極にゲート電極が接続されるとともに、第1電極に直流電圧が印加された第4MOSトランジスタを有することを特徴とする請求項30に記載の固体撮像装置。

【請求項 32】 前記各画素が、前記第 4 MOSTランジスタの第 2 電極に第 1 電極が接続されるとともに、ゲート電極に第 3 MOSTランジスタを有することを特徴とする請求項 31 に記載の固体撮像装置。

【請求項 33】 前記第 2 MOSTランジスタが、前記第 1 MOSTランジスタと逆極性の MOSTランジスタであることを特徴とする請求項 31 又は請求項 32 に記載の固体撮像装置。

【請求項34】 前記画素がマトリクス状に配されるこ

とを特徴とする請求項5～請求項10又は請求項13～請求項33のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、入射光量に対して線形的に変化する電気信号を出力する第1状態と入射光量に対して自然対数的に変化する電気信号を出力する第2状態との間で切換可能な固体撮像装置に関する。

【0002】

【従来の技術】 従来より使用されている固体撮像装置には、光電変換素子で発生した光電荷を積み出す手段によってCCD型とMOS型に大きく分けられる。CCD型は光電荷をボテンシャルの井戸に蓄積しつつ、転送するようになっている。又、MOS型はフォトリソドのpn接合容量に蓄積した電荷をMOSトランジスタを通して読み出すようになっている。しかしながら、このような従来の固体撮像装置は、発生した光電荷の電荷量に比例した出力が出力されるため、ダイナミックレンジが狭いという欠点がある。

【0003】 ダイナミックレンジを広くするために、入射した光量に応じた光電流を発生しうる感光手段と、光電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッショルド電流が流れる状態にバイアスするバイアス手段とが提供されることにより、入射光量に対して自然対数的に変換された電気信号を出力することができる固体撮像装置も提案されている。このような固体撮像装置は、広いダイナミックレンジを有しているものの、低照度の場合の特性やS/N比などが十分でないという問題があった。

【0004】 一方、入射した光量に応じた光電流を発生しうる感光手段と、光電流を入力するMOSトランジスタと、を有するとともに、光電流に対して線形に変換された出力を出力する第1状態と、光電流に対して自然対的に変換された出力を出力する第2状態と、切り換えることができる光センサ回路も提案されている（特開平10-90058号公報参照）。

【0005】

【発明が解決しようとする課題】 特開平10-90058号公報で提示されている線形変換動作と対数変換動作の切換可能な光センサ回路は、MOSトランジスタのゲート電圧をドレイン電圧より十分高くしてMOSTランジスタのドレインソース間のインピーダンスを低抵抗とすることによって、フォトリソドとコンデンサとの接続ノードをリセットする。これにより、ソースの電位はドレインの電位とほぼ等しくなる。そのため、このような回路を複数設けた場合、全ての回路について、フォトリソドとコンデンサとの接続ノードの電圧が同一となるようにリセットされることがとなり、各回路からの出力にMOSトランジスタの閾値電圧の差による各回路の感度バラツキが反映されず、線形出力動作から対

数出力動作に変わる変化点が各画素毎に異なるといふ不具合を生じていた。

【0006】 このような問題を鑑みて、本発明は、光電変換部に入射される入射光量に応じて、自動的に対数変換動作及び線形変換動作を切り換えることができる新規且つ有効な固体撮像装置を提供することを目的とする。

又、本発明は、複数の画素を有し、線形変換動作から対数変換動作に切り替わる変化点が全画素でほぼ等しい固体撮像装置を提供することを他の目的とする。

【0007】

【課題を解決するための手段】 上記目的を達成するため、請求項1に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、該トランジスタの第2電極に所定のバリス信号を与え、該トランジスタの第2電極に所定のバリス信号をセットするリセット手段と、を備え、該リセット手段は、感光素子への入射光量が所定値まではトランジスタのサブスレッショルド領域での動作を禁止するように、前記トランジスタをリセットすることを特徴とする。

【0008】 又、請求項2に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、該トランジスタの第2電極に所定のバリス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、該リセット手段は、感光素子への入射光量が所定値以上になったときにトランジスタがサブスレッショルド領域で動作するように、前記トランジスタをリセットすることを特徴とする。

【0009】 又、請求項3に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、該トランジスタの第2電極に所定のバリス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、該リセット手段は、感光素子への入射光量が所定値まではトランジスタが不動作状態となり、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッショルド領域で動作を行うように、前記トランジスタをリセットすることを特徴とする。

【0010】 又、請求項4に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に、第1電極及び制御電極が接続されたトランジスタと、該トランジスタの第2電極に所定のバリス信号を与えることにより、前記トランジスタをリセットするリセット手段と、を備え、該リセット手段は、感光素子への入射光量が所定値まではトランジスタが不動作状態となることにより、感光素子への入射光量に対して線形的に変化する出力が制御電極に現れること

にも、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッショルド領域で動作を行うことにより、感光素子への入射光量に対して対数的に変化する出力が制御電極に現れるように、前記トランジスタをリセットすることを特徴とする。

【0011】 又、請求項5に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する複数の画素を備えた固体撮像装置において、前記各画素が、第1電極と制御電極とが前記感光素子の一方の電極に接続されるトランジスタを有し、前記各トランジスタの第2電極に前記バリス信号を与えることにより、前記各トランジスタをリセットするリセット手段を備え、該リセット手段は、前記感光素子への入射光量が所定値までは前記トランジスタが不動作状態となることにより、前記トランジスタの制御電極に前記感光素子への入射光量に対して線形に変化する出力が現れることととも、前記感光素子への入射光量が所定値以上になったときは前記トランジスタがサブスレッショルド領域で動作を行うことにより、前記トランジスタの制御電極に前記感光素子への入射光量に対して対的に変化する出力が現れることを特徴とする。

【0012】 このような固体撮像装置は、リセット時に、トランジスタの第2電極にバリス信号を与えることにより、トランジスタの制御電極に蓄積された電荷と逆極性の電荷を流し込むことによって、トランジスタの制御電極の電圧をリセットする。このとき、例えば、トランジスタをNチャネルのMOSTトランジスタとしたとき、撮像動作時にトランジスタの第2電極に与える電圧より低い電圧のバリス信号を与えることにより、トランジスタのゲート電極を第2電極より低い電圧にリセットすることができ、又、トランジスタを通じてリセットを行うため、トランジスタの閾値に応じた電圧にリセットされ、結果的に、各画素において、その撮像時にける光電変換特性の切替が、同一の閾値で行われる。

【0013】 又、このような固体撮像装置において、請求項6に記載するように、前記各画素に、前記トランジスタの制御電極からの出力を増幅する増幅回路を設けて、出力信号を増幅するようにしても構わない。

【0014】 又、請求項7に記載するように、前記各画素に、前記トランジスタの制御電極に現れる電圧をサンプリングする第1サンプリング回路と、該第1サンプリング回路に一端が接続された第1スイッチと、該第1スイッチの他端に接続されるとともに、該第1スイッチがONとなったときに、前記第1サンプリング回路でサンプリングされた電圧をサンプリングする第2サンプリング回路と、を設けて、同時に撮像して第1サンプリング回路でサンプリングされた出力信号を、第1スイッチを同時にONして第2サンプリング回路にサンプリングし、各画素毎に出力するようにしても構わない。

【0015】 又、請求項8に記載するように、前記各画

素に、前記トランジスタの制御電極に現れる電圧を積分する積分回路を設けて、光源の変動成分や高周波のノイズを吸収するSN比の良好な出力信号が出力されるようにしても構わない。更に、この請求項8に記載の固体撮像装置において、請求項9に記載するように、前記各画素に、前記積分回路に一端が接続された第1スイッチと、該第1スイッチの他端に接続されるとともに、該第1スイッチがONとなったときに、前記積分回路から出力される電圧をサンプリングするサンプリング回路と、を設けて、同時に撮像して積分回路より出力される出力信号を、第1スイッチを同時にONして第2サンプリング回路にサンプリングし、各画素毎に出力するようにしても構わない。

【0016】 請求項10に記載の固体撮像装置は、請求項5～請求項9のいずれかに記載の固体撮像装置において、前記各画素が、前記感光素子と前記トランジスタの第1電極との間に接続された第2スイッチを有し、リセット時に前記第2スイッチをOFFとするとともに、撮像時に前記第2スイッチをONとすることによって、全画素範囲において前記トランジスタがサブスレッショルド領域で動作を行い、前記トランジスタの制御電極に前記感光素子に入射される光量に対して対数変換された電圧が現れることを特徴とする。

【0017】 このような固体撮像装置は、リセット時に、第2スイッチをOFFすることによって、感光素子より発生する光電流の影響なくトランジスタのボテンシャル状態をリセットすることができるため、撮像時に、特に、入射光量に対して対数変換された電気信号を出力することができる。

【0018】 請求項11に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に第2の電極が接続されたトランジスタと、該リセット手段は、前記トランジスタの制御電極に所定の第2バリス信号を与えることにより、第1電極に所定の第1バリス信号を与えることにより、感光素子への入射光量が所定値まではトランジスタが不動作状態となり、感光素子への入射光量が所定値以上になるとトランジスタがサブスレッショルド領域で動作を行うように、前記トランジスタをリセットすることを特徴とする。

【0019】 又、請求項12に記載の固体撮像装置は、入射光量に応じた電気信号を発生する感光素子と、該感光素子の一方の電極に第2電極が接続されたトランジスタと、該トランジスタをリセットするリセット手段と、を備え、該リセット手段は、前記トランジスタのゲート電圧を、トランジスタの第2電極の電位がトランジスタの閾値を反映し得る範囲内の所定のバリス電圧と等しいことにより、感光素子への入射光量が所定値まではトランジスタが不動作状態となり、感光素子への入

射光量が増加すると、線形出力動作から対

18

17

16

15

【0045】このように信号φVPSをVLとしてリセットを行っている際に、ハイレベルのバース信号φVをMOSTランジスタT3のゲートに与えることによって、リセット時にノイズ信号が読み出す。このとき、リセットされたMOSTランジスタT1のゲート電圧がMOSTランジスタT2のゲートに与えられ、このMOSTランジスタT1のゲート電圧がMOSTランジスタT2で増幅されて、MOSTランジスタT3を介して出力信号線6に出力される。

【0046】又、MOSTランジスタT2及びMOSTランジスタQ1(図2)の導通時抵抗とそれとを流れる電流によって決まるMOSTランジスタQ1のドレイン電圧が、ノイズ信号として出力信号線6に現れる。このようにしてノイズ信号が読み出されると、MOSTランジスタT3をOFFにした後、信号φVPSをVHにして、次の撮像動作に備える。

【0047】信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDより入射光量に応じた光電荷がMOSTランジスタT1に蓄積される。今、MOSTランジスタT1はカットオフ状態であるので、光電荷がMOSTランジスタT1のゲートに蓄積される。よって、撮像する被写体の輝度が低くフォトダイオードPDに入射される入射光量が少ない場合は、MOSTランジスタT1のゲートに蓄積された光電荷量に応じた電圧がMOSTランジスタT1のゲートに現れるため、入射光量の増減に対して線形的に比例した電圧がMOSTランジスタT2のゲートに現れる。

【0048】又、撮像する被写体の輝度が高くフォトダイオードPDに入射される入射光量が多く、MOSTランジスタT1のゲートに蓄積された光電荷量に応じた電圧がMOSTランジスタT1のゲートに現れるため、入射光量の増減に対して線形的に比例した電圧がMOSTランジスタT2のゲートに現れる。

【0049】このようにして、入射光量に対して線形的に又は自然対数的に比例した電圧がMOSTランジスタT1、T2のゲートに現れ、先と同様に、バース信号φVをMOSTランジスタT3のゲートに与えることによって、入射光量に対して線形的に又は自然対数的に比例したMOSTランジスタT1のゲート電圧がMOSTランジスタT2で電圧増幅されて、MOSTランジスタT3を介して出力信号線6に出力される。又、MOSTランジスタT2及びMOSTランジスタQ1の導通時抵抗とそれとを流れる電流によって決まるMOSTランジスタQ1のドレイン電圧が、ノイズ信号として出力信号線6に現れる。

【0050】このような動作を行う各画面において、MOSTランジスタT1には入射光量に比例した電圧が蓄積され、信号φVPSがVHとされた場合、線形変換動作から対数変換動作に切り替わる電圧値は、VH+VTH-K

【0051】よって、対数変換動作に変わるときはMOSTランジスタT1のゲート電圧に至るまでにMOSTランジスタT1に流れ込む光電荷量が、全ての画面において等しい。このように、各画面における変換動作が対数変換動作に切り替わるときはフォトダイオードPDより発生する光電荷量が等しいので、各画面における変換動作が対数変換動作に切り替わるときはフォトダイオードPDに入射される入射光量も等しい。即ち、全ての画面において、その変換動作が線形変換動作から対数変換動作に切り替わるときは被写体の輝度が等しいものとなり、MOSTランジスタT1の閾値電圧の差による各画面の変換動作の切換への影響を低減することができ

【0052】又、リセット時に信号φVPSの電圧値VLを低下させることによって、線形変換動作を行う際のMOSTランジスタT1のゲート電圧VGSが変化する範囲を狭小化させることができる。よって、リセット時における信号φVPSの電圧値VLを低下させることで、各画面の変換動作が線形変換動作から対数変換動作に切り替わるときは被写体の輝度を所望の切点に調整することができる。

【0053】更に、ノイズ信号が図1の信号線9から画面素子にリアルタイムに出力され、後続画面においてメモリに蓄積されるノイズ信号として記憶しておく。そして、映像信号を記憶されているノイズ信号で画面素子に補正すれば、映像信号から画面のパラッキによる成分を取り除くことができる。尚、この補正方法は、ラインメモリなど50に示している。この補正方法は、ラインメモリなどのメモリを画面内に設けることによって実現できる。

【0054】<第2の実施形態>第2の実施形態について、図面を参照して説明する。図5は、本実施形態に使用する固体撮像装置に設けられた画面の構成を示す回路図である。尚、図3に示す画面と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0055】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0056】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0057】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0058】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0059】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0060】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0061】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0062】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0063】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0064】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0065】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0066】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0067】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0068】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0069】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0070】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0071】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

【0072】図5に示すように、本実施形態では、第1の実施形態(図3)の画面に、MOSTランジスタT2のソースに一端が接続されたキャパシタC1と、同じく、MOSTランジスタT2のソースにゲートが接続されたMOSTランジスタT4が追加された構成となる。MOSTランジスタT4は、ソースがMOSTランジスタT3のドレインに接続されるとともに、ドレイン

に直流電圧V_{DD}が印加される。又、MOSTランジスタT2のドレインには信号φDが与えられ、キャパシタC1の他端に直流電圧V_{PS}が印加される。尚、MOSTランジスタT4も、MOSTランジスタT1〜T3と同様に、NチャネルのMOSTランジスタでバックゲートが接地されている。このような構成の回路の動作について、以下に説明する。

【0056】図6に示すタイミングチャートのように、ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。よって、出力信号線6に出力される出力電流が、入射光量の増分値に対して自然対数的に比例した電流となる。

【0061】このように撮像動作を行っているとき、第1の実施形態と同様、所定の明るさまでは入射光量に比例して線形に比例した電圧が、又、所定以上の明るさのときは入射光量に対して自然対数的に比例した電圧が、それぞれ、MOSTランジスタT2のゲートに与えられる。

【0062】このように構成の回路において、リセット時における信号φVPSの電圧値VLを変化させることで、各素子の電圧が線形変換動作から対数変換動作に切り替わるとき、素子の電圧の傾度を変化させることができる。又、本実施形態において、キャパシタC1を用いることで、一旦キャパシタC1で積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去され、SN比の良好な信号が得られる。

【0063】更に、ノイズ信号が図1の信号線9から画素毎にシリアルに出力され、後続回路においてメモリに面素毎のノイズ信号として記憶しておく。そして、映像信号を記憶されているノイズ信号で面素毎に補正すれば、映像信号から面素のバラツキによる成分を取り除くことができる。尚、この補正方法の具体例は後述する図50に示している。この補正方法は、ラインメモリなどのメモリを面素内に設けることによって実現できる。

【0064】<第3の実施形態>第3の実施形態について、図面を参照して説明する。図7は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図5に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0065】図7に示すように、本実施形態では、第2の実施形態(図5)の回路に、MOSTランジスタT2のソースとキャパシタC1との接続ノードにドレインが接続されたMOSTランジスタT5と、MOSTランジスタT5のソースに一端が接続されたキャパシタC2と、同じく、MOSTランジスタT5のソースにドレインが接続されたMOSTランジスタT6とが追加された構成となる。MOSTランジスタT6は、ソースに直流電圧V_{PS}が印加されるとともに、ゲートに信号φRSが与えられている。又、MOSTランジスタT5のゲートには信号φSが与えられ、キャパシタC2の他端に直流電圧V_{PS}が印加される。尚、MOSTランジスタT5、

T6も、MOSTランジスタT1〜T4と同様に、NチャネルのMOSTランジスタでバックゲートが接地されている。このような構成の回路の動作について、以下に説明する。

【0066】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT4のゲートに電圧がリセットされる。このように信号φVPSをVLとしてリセットを行っている際、まず、ローレベルのハルス信号φDをMOSTランジスタT2のドレインに与えることによって、キャパシタC1に蓄積された電荷をMOSTランジスタT2を通して信号φDの信号線9に放出して、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧を初期化する。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0067】そして、リセットされたMOSTランジスタT1のゲート電圧がMOSTランジスタT2のゲートに与えられ、このMOSTランジスタT1のゲート電圧に応じたドレイン電流がMOSTランジスタT2を通じてキャパシタC1に流れ、キャパシタC1に蓄積される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、リセットされたMOSTランジスタT1のゲート電圧に近づいたものとなる。そして、信号φVPSをVHとして、次の撮像動作に備える。尚、この信号φD、φVPSの動作については、図1の図面G11〜G16全てに対して、同時に行われる。

【0068】信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に対して線形的に又は自然対数的に比例した電圧がMOSTランジスタT1、T2のゲートに現れる。そして、この入射光量に対して線形的に又は自然対数的に比例した電圧がMOキャパシタC1に流れ、キャパシタC1に蓄積される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、入射光量の増分値に対して線形的に又は自然対数的に比例した電圧となる。

【0069】そして、次に、ハイレベルのハルス信号φSをMOSTランジスタT5のゲートに与えることによってMOSTランジスタT5が導通し、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧がキャパシタC2によってサンプリングされる。よって、キャパシタC2とMOSTランジスタT2のゲートとの接続ノードの電圧が、入射光量の増分値に対して線形的に又は自然対数的に比例した電圧となる。尚、撮像動作が開始してからハルス信号φSが与えられるまでの動作については、図1の図面G11〜G16全てに対して、同時に行われる。

【0070】このように撮像動作を行っているとき、第

1の実施形態と同様、所定の明るさまでは入射光量に比例して線形に比例した電圧が、又、所定以上の明るさのときは入射光量に対して自然対数的に比例した電圧が、それぞれ、MOSTランジスタT2のゲートに与えられる。

【0071】その後、ハイレベルのハルス信号φVをMOSTランジスタT3のゲートに与えることによって、撮像時における映像信号を読み出す。このとき、キャパシタC2とMOSTランジスタT4のゲートとの接続ノードの電圧がMOSTランジスタT4に与えられ、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。よって、出力信号線6に出力される出力電流が、入射光量の増分値に対して線形的に又は自然対数的に比例した電流となる。

【0072】このような構成の回路において、リセット時における信号φVPSの電圧値VLを変化させることで、各素子の電圧が線形変換動作から対数変換動作に切り替わるとき、素子の電圧の傾度を変化させることができる。又、本実施形態において、キャパシタC1を用いることで、一旦キャパシタC1で積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去され、SN比の良好な信号が得られる。

【0073】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図7に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0074】図8に示すように、本実施形態では、第3の実施形態(図7)の回路より、MOSTランジスタT2が省略された構成となる。即ち、MOSTランジスタT1のドレインとゲートの接続ノードが、キャパシタC1とMOSTランジスタT5のドレインとの接続ノードに接続される。このような構成の回路の動作について、以下に説明する。

【0075】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT1のゲート電圧がリセットされるとともに、キャパシタC1が初期化される。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0076】その後、信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に對

【0077】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図7に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0074】図8に示すように、本実施形態では、第3の実施形態(図7)の回路より、MOSTランジスタT2が省略された構成となる。即ち、MOSTランジスタT1のドレインとゲートの接続ノードが、キャパシタC1とMOSTランジスタT5のドレインとの接続ノードに接続される。このような構成の回路の動作について、以下に説明する。

【0075】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT1のゲート電圧がリセットされるとともに、キャパシタC1が初期化される。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0076】その後、信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に對

【0077】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図7に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0074】図8に示すように、本実施形態では、第3の実施形態(図7)の回路より、MOSTランジスタT2が省略された構成となる。即ち、MOSTランジスタT1のドレインとゲートの接続ノードが、キャパシタC1とMOSTランジスタT5のドレインとの接続ノードに接続される。このような構成の回路の動作について、以下に説明する。

【0075】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT1のゲート電圧がリセットされるとともに、キャパシタC1が初期化される。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0076】その後、信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に對

【0077】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図7に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0074】図8に示すように、本実施形態では、第3の実施形態(図7)の回路より、MOSTランジスタT2が省略された構成となる。即ち、MOSTランジスタT1のドレインとゲートの接続ノードが、キャパシタC1とMOSTランジスタT5のドレインとの接続ノードに接続される。このような構成の回路の動作について、以下に説明する。

【0075】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT1のゲート電圧がリセットされるとともに、キャパシタC1が初期化される。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0076】その後、信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に對

【0077】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた回路の構成を示す回路図である。尚、図7に示す回路と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0074】図8に示すように、本実施形態では、第3の実施形態(図7)の回路より、MOSTランジスタT2が省略された構成となる。即ち、MOSTランジスタT1のドレインとゲートの接続ノードが、キャパシタC1とMOSTランジスタT5のドレインとの接続ノードに接続される。このような構成の回路の動作について、以下に説明する。

【0075】ハルス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φVPSをVLとしてリセット動作を行う。このとき、MOSTランジスタT1を通して、MOSTランジスタT1のゲート電圧がリセットされるとともに、キャパシタC1が初期化される。又、信号φRSにハルス信号を与えることによってキャパシタC2を初期化する。

【0076】その後、信号φVPSをVHとして撮像動作を開始すると、フォトダイオードPDへの入射光量に對

にして、MOSTランジスタT1のポテンシャル状態を、基の状態にリセットする。このようにMOSTランジスタT1のポテンシャル状態のリセットが行われると、まず、ローレベルのバイス信号φDをMOSTランジスタT2のドレインに与えることによって、キャパシタC1に蓄積された電荷をMOSTランジスタT2を通して信号φDの信号線に放出して、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧を初期化する。

【0097】そして、リセットされたMOSTランジスタT1のゲート電圧がMOSTランジスタT2のゲート電圧に与えられ、このMOSTランジスタT1のゲート電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に蓄積され、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、リセットされたMOSTランジスタT1のゲート電圧に与えられる。

【0098】そして、次に、ハイレベルのバイス信号φVをMOSTランジスタT3のゲートに与えることによって、リセット時におけるノイズ信号を読み出す。このとき、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧がMOSTランジスタT4に与えられ、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。このようにしてノイズ信号を読み出され、再び、ローレベルのバイス信号φDをMOSTランジスタT2のドレインに与えて、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧をリセットした後、信号φSWをハイレベルにして、次の撮像動作に備える。

【0099】信号φSWをハイレベルにして撮像動作を開始すると、フォトダイオードPPDより入射光量に応じた光電荷がMOSTランジスタT1に流れ込む。今、MOSTランジスタT1のソース電圧にVhとなる信号φOSTランジスタT2のドレインに与えて、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧をリセットした後、信号φSWをハイレベルにして、次の撮像動作に備える。

【0100】このようにして、入射光量に対して自然的に比例した電圧がMOSTランジスタT1、T2のゲートに現れると、この入射光量に対して自然的に比例した電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に流れ、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、入射光量の積分値に対して自然的に比例した電圧となる。

【0101】そして、先と同様に、ハイレベルのバイス信号φVをMOSTランジスタT3のゲートに与えるこ

とによって、撮像時における映像信号を読み出す。このとき、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧がMOSTランジスタT4に与えられ、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。よって、出力信号線6に出力される出力電流が、入射光量の積分値に対して自然的に比例した電流となる。このようにして映像信号を読み出した後、上述したリセット動作が行われる。

【0102】このように、リセット時に、MOSTランジスタT7をOFFさせることによって、フォトダイオードPPDから流れる光電流の影響なくMOSTランジスタT1のリセットを行うことができる。又、撮像時には、常に、MOSTランジスタT1がサブスレッシヨド領域で動作するため、全輝度範囲で対数変換動作を行うようにすることができる。

【0103】又、ノイズ信号が図1の信号線9から画面毎にシリアルに出力され、後続回路においてメモリに画面毎のノイズ信号として記憶しておく。そして、映像信号を記憶されているノイズ信号で画面毎に補正すれば、映像信号から画面のバラッキによる成分を取り除くことができる。尚、この補正方法の具体例は後述する図50に示している。この補正方法は、ラインメモリなどのメモリを画面内に設けることによって実現される。

【0104】<第7の実施形態>第7の実施形態について、図面を参照して説明する。図13は、本実施形態に使用する固体撮像装置に設けられた画面の構成を示す回路図である。尚、図7に示す画面と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0105】図13に示すように、本実施形態では、第5の実施形態(図9)と同様、第3の実施形態(図7)の画面に、フォトダイオードPPDのアンロードとMOSTランジスタT1のドレインとの間に接続されたMOSTランジスタT7が付加された構成となる。MOSTランジスタT7は、ドレインがフォトダイオードPPDのアンロードに、そして、ソースがMOSTランジスタT1のドレインにそれぞれ接続されるとともに、ゲートに信号φSWが与えられる。

【0106】このような構成の画面は、第5の実施形態と同様、リセット時及び撮像時のそれぞれにおいて、常に、ハイレベルの信号φSWをMOSTランジスタT7のゲートに与えて、MOSTランジスタT7をONにするようにして、第3の実施形態の画面と同様の状態とすることができる。即ち、常に、MOSTランジスタT7をONにして、フォトダイオードPPDのアンロードとMOSTランジスタT1のドレインとを電気的に接続することで、被写体の輝度に応じて自動的に輝度変換動作と対数変換動作とを切り換えることができる。よって、このように、MOSTランジスタT7を常にONしたとき

うので、フォトダイオードPPDへの入射光量に対して自然的に比例した電圧がMOSTランジスタT1、T2のゲートに現れる。そして、この入射光量に対して自然的に比例した電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に流れ、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、入射光量の積分値に対して自然的に比例した電圧となる。

【0112】そして、次に、ハイレベルのバイス信号φSをMOSTランジスタT5のゲートに与えることによってMOSTランジスタT5が導通し、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧がキャパシタC2によってサンプリングされる。よって、キャパシタC2とMOSTランジスタT4のゲートとの接続ノードの電圧が、入射光量の積分値に対して自然的に比例した電圧となる。尚、撮像動作が開始してからバイス信号φSが与えられるまでの動作については、図11の画面G11~Gm全てに対して、同様に実行される。

【0113】その後、ハイレベルのバイス信号φVをMOSTランジスタT3のゲートに与えることによって、撮像時における映像信号を読み出す。このとき、キャパシタC2とMOSTランジスタT4のゲートとの接続ノードの電圧がMOSTランジスタT4に与えられ、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。よって、出力信号線6に出力される出力電流が、入射光量の積分値に対して自然的に比例した電流となる。

【0114】このように、リセット時に、MOSTランジスタT7をOFFさせることによって、フォトダイオードPPDから流れる光電流の影響なくMOSTランジスタT1のリセットを行うことができる。又、撮像時には、常に、MOSTランジスタT1がサブスレッシヨド領域で動作するため、全輝度範囲で対数変換動作を行うようにすることができる。

【0115】<第8の実施形態>第8の実施形態について、図面を参照して説明する。図14は、本実施形態に使用する固体撮像装置に設けられた画面の構成を示す回路図である。尚、図8に示す画面と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0116】図14に示すように、本実施形態では、第5の実施形態(図9)と同様、第4の実施形態(図8)の画面に、フォトダイオードPPDのアンロードとMOSTランジスタT1のドレインとの間に接続されたMOSTランジスタT7が付加された構成となる。MOSTランジスタT7は、ドレインがフォトダイオードPPDのアンロードに、そして、ソースがMOSTランジスタT1のド

の動作については、第3の実施形態を参照するものとして、本実施形態では、その説明を省略する。【0107】又、第5の実施形態と同様、リセット時にMOSTランジスタT7を所定のタイミングでON/OFFさせることによって、図13のような構成の画面は、その撮像時に、全ての輝度範囲において対数変換動作を行う。このように、撮像時に、全ての輝度範囲において対数変換動作を行うときにおける、図13のような構成の画面の動作について、以下に説明する。尚、このとき、信号φVPSは、直流電圧VPSと略等しい電圧でMOSTランジスタT1をサブスレッシヨド領域で動作させるための電圧をVhとし、又、この電圧よりも低くMOSTランジスタT1を導通状態にする電圧をVLとする。

【0108】バイス信号φVがMOSTランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φSWをローレベルにしてリセット動作を行う。このとき、MOSTランジスタT1のソースに与える信号φVPSをVLにして、MOSTランジスタT1を導通状態にすることによって、MOSTランジスタT1のソースから流入する負の電荷の量を増加させて、MOSTランジスタT1のゲート及びドレイン、MOSTランジスタT2のゲート、そしてフォトダイオードPPDのアンロードに蓄積された正の電荷が速やかに再結合される。

【0109】そして、MOSTランジスタT1のソースに与える信号φVPSをVhにして、MOSTランジスタT1のゲートにリセットされる状態にリセットする。このように、MOSTランジスタT1のポテンシャルの状態を基の状態にリセットした後、ローレベルのバイス信号φDをMOSTランジスタT2のドレインに与えることによって、キャパシタC1に蓄積された電荷をMOSTランジスタT2を通して信号φDの信号線に放出して、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧を初期化する。又、信号φRSにバイス信号を与えることによってキャパシタC2を初期化する。

【0110】そして、リセットされたMOSTランジスタT10ゲート電圧がMOSTランジスタT2のゲート電圧に与えられ、このMOSTランジスタT1のゲート電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に流れ、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、リセットされたMOSTランジスタT1のゲート電圧に与えられる。

【0111】そして、信号φSWをハイレベルにして撮像動作を開始すると、MOSTランジスタT1のソース電圧にVhとなる信号φVPSが与えられるため、MOSTランジスタT1はサブスレッシヨド領域で動作を行

にして、MOSTランジスタT1のポテンシャル状態を、基の状態にリセットする。このようにMOSTランジスタT1のポテンシャル状態のリセットが行われると、まず、ローレベルのバイス信号φDをMOSTランジスタT2のドレインに与えることによって、キャパシタC1に蓄積された電荷をMOSTランジスタT2を通して信号φDの信号線に放出して、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧を初期化する。

【0097】そして、リセットされたMOSTランジスタT1のゲート電圧がMOSTランジスタT2のゲート電圧に与えられ、このMOSTランジスタT1のゲート電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に蓄積され、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、リセットされたMOSTランジスタT1のゲート電圧に与えられる。

【0098】そして、次に、ハイレベルのバイス信号φVをMOSTランジスタT3のゲートに与えることによって、リセット時におけるノイズ信号を読み出す。このとき、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧がMOSTランジスタT4に与えられ、MOSTランジスタT4で電流増幅された出力電流が、MOSTランジスタT3を介して出力信号線6に出力される。このようにしてノイズ信号を読み出され、再び、ローレベルのバイス信号φDをMOSTランジスタT2のドレインに与えて、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧をリセットした後、信号φSWをハイレベルにして、次の撮像動作に備える。

【0099】信号φSWをハイレベルにして撮像動作を開始すると、フォトダイオードPPDより入射光量に応じた光電荷がMOSTランジスタT1に流れ込む。今、MOSTランジスタT1のソース電圧にVhとなる信号φOSTランジスタT2のドレインに与えて、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧をリセットした後、信号φSWをハイレベルにして、次の撮像動作に備える。

【0100】このようにして、入射光量に対して自然的に比例した電圧がMOSTランジスタT1、T2のゲートに現れると、この入射光量に対して自然的に比例した電圧がMOSTランジスタT2で電流増幅されたドレイン電流がキャパシタC1に流れ、キャパシタC1に蓄電される。よって、キャパシタC1とMOSTランジスタT2のソースとの接続ノードの電圧が、入射光量の積分値に対して自然的に比例した電圧となる。

【0101】そして、先と同様に、ハイレベルのバイス信号φVをMOSTランジスタT3のゲートに与えるこ

圧にすることが可能になる。これは、ディプレッション型のMOSTトランジスタの閾値が負の値となるため、エンハンスメント型のMOSTトランジスタと比べて、低いゲート電圧でONすることができるところである。

[0127] <PチャネルMOSTトランジスタを組み合わせた構成の面積>更に、第5〜第8の実施形態において、MOSTトランジスタ1をPチャネルのMOSTトランジスタとして構成しない。この面積の構成を、図19〜図22に示す。図19〜図22に示すように、MOSTトランジスタ7以外のMOSTトランジスタ1〜T6は、NチャネルのMOSTトランジスタである。又、MOSTトランジスタ7のソースがフォトダイオードPPDのアンロードと接続されるとともに、ドレインがMOSTトランジスタ1のドレインに接続される。

[0128] このような構成にしたとき、MOSTトランジスタ7は、ゲート・ドレイン間の電圧差が閾値より大きければONとなり、又、ゲート・ドレイン間の電圧差が閾値より小さければOFFとなる。よって、MOSTトランジスタ7のゲートに与える信号がSWが、第5〜第8の実施形態の信号がSWとそのタイミングが逆転するとともに、MOSTトランジスタ7のドレインに直列に接続されたMOSTトランジスタ10の影響を受けることなく、ON/OFF動作を行うことができる。

[0129] 又、MOSTトランジスタ7のON/OFF動作が、MOSTトランジスタ1の影響を受けることがないので、信号がSWを供給するための別の電源を設ける必要がなくなる。更に、このようにすることによって、MOSTトランジスタ7を、他のMOSTトランジスタと同様にエンハンスメント型のMOSTトランジスタとすることができ、他のMOSTトランジスタと同一の工程でMOSTトランジスタ7を生成することが可能である。よって、上述したように、MOSTトランジスタ7のみがディプレッション型のMOSTトランジスタとすることで比べて、その生産工程が簡素化される。

[0130] <第9の実施形態>第9の実施形態について、図面を参照して説明する。図23は、本実施形態に使用する固体撮像装置に設けられた面積の構成を示す回路図である。尚、図3に示す面積と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

[0131] 図23に示すように、本実施形態では、フォトダイオードPPDのカソードは、MOSTトランジスタ8のソース及びMOSTトランジスタ2のゲートに接続される。又、MOSTトランジスタ3のソースは、図23に示すように、MOSTトランジスタ2のドレインに接続されている。MOSTトランジスタ3のソースは出力信号線6（この出力信号線6は図1の6-1、6-2、...、6-mに対応する）へ接続されている。尚、MOSTトランジスタ2、3、T8は、それぞれ、NチャネルのMOSTトランジスタでバックゲートが接地されている。

T1のゲート電圧がキャパシタC1でサンプリングされると、次に、ハイレベルのバイス信号がSをMOSTトランジスタT5のゲートに与えることによって、MOSTトランジスタT5が導通し、キャパシタC1でサンプリングされた電圧がキャパシタC2によってサンプリングされる。よって、キャパシタC2とMOSTトランジスタ4のゲートとの接続ノードの電圧が、入射光量に対して自然対数的に比例した電圧となる。尚、撮像動作が開始してからバイス信号がSが与えられるまでの動作については、図1の面積G1〜Gm全てに対して、同時に行われる。

[0122] その後、ハイレベルのバイス信号がVをMOSTトランジスタT3のゲートに与えることによって、撮像時ににおける映像信号を導出する。このとき、キャパシタC2とMOSTトランジスタT4のゲートとの接続ノードの電圧がMOSTトランジスタT4に与えられ、MOSTトランジスタ4で電流増幅された出力電流が、MOSTトランジスタT3を介して出力信号線6に出力される。よって、出力信号線6に出力される出力電流が入射光量に対して自然対数的に比例した電流となる。

[0123] このように、リセット時に、MOSTトランジスタ7をOFFさせることによって、フォトダイオードPPDから流れる光電流の影響なくMOSTトランジスタ10のリセットを行うことができる。又、撮像時に、格に、MOSTトランジスタ1がサブスレッション領域で動作するため、全撮像範囲で対数変換動作を行うようにすることができる。

[0124] <ディプレッション型MOSTトランジスタを組み合わせた構成の面積>又、第5〜第8の実施形態（図9、図11、図13、図14）において、MOSTトランジスタ7をディプレッション型のNチャネルのMOSTトランジスタとして構成しない。この面積の構成を、図15〜図18に示す。図15〜図18に示すように、MOSTトランジスタ7以外のMOSTトランジスタ1〜T6は、エンハンスメント型のNチャネルのMOSTトランジスタである。

[0125] 図9、図11、図13、図14の構成の面積のように、面積内に設けられたMOSTトランジスタを全てエンハンスメント型のMOSTトランジスタで構成したとき、MOSTトランジスタT1、T7が直列に接続されるため、MOSTトランジスタT7のゲートに与える信号がSWのハイレベルの電圧が、通常は、この面積に供給する電圧よりも高くなる。そのため、通常はMOSTトランジスタ7に信号がSWを与えるための別の電源を設ける必要がある。

[0126] それに対して、上述したように、このMOSTトランジスタT7をディプレッション型のMOSTトランジスタとすることによって、そのゲートに与える信号がSWのハイレベルの電圧を低くすることができ、他のMOSTトランジスタに与えるハイレベルの信号と同じ電圧にすることが可能になる。

[0127] このように、フォトダイオードPPDのアンロードと接続されるとともに、ゲートに信号がSWが与えられる。

レインにそれぞれ接続されるとともに、ゲートに信号がSWが与えられる。

[0117] このような構成の面積は、第5の実施形態と同様、リセット時及び撮像時のそれぞれにおいて、常に、ハイレベルの信号がSWをMOSTトランジスタT7のゲートに与えて、MOSTトランジスタT7をONにする。このとき、第4の実施形態の面積と同様の状態とすることができ、即ち、常に、MOSTトランジスタT7をONにして、フォトダイオードPPDのアンロードとMOSTトランジスタ1のドレインとを電気的に接続することによって、被写体の輝度に応じて自動的に線形変換動作と対数変換動作とを切り換えることができる。よって、このように、MOSTトランジスタT7を常にONしたときの動作については、第4の実施形態を参照するものとして、本実施形態では、その説明を省略する。

[0118] 又、第5の実施形態と同様、リセット時にMOSTトランジスタT7を所定のタイミングでON/OFFさせることによって、図14のような構成の面積は、その撮像時に、全ての撮像範囲において対数変換動作を行う。このように、撮像時に、全ての撮像範囲において対数変換動作を行うときにおける、図14のような構成の面積の動作について、以下に説明する。尚、このとき、信号がVPSは、直流電圧VPSと等しい電圧でMOSTトランジスタ1をサブスレッション領域で動作させるための電圧をVhとし、又、この電圧よりも低いMOSTトランジスタT1を導通状態にする電圧をVlとする。

[0119] バイス信号がVhがMOSTトランジスタT3のゲートに与えられて、出力信号が導出されると、まず、信号がSWをローレベルにしてリセット動作を行う。このとき、MOSTトランジスタT1のソースに与える信号がVPSをVlにして、MOSTトランジスタT1を導通状態にする。このとき、MOSTトランジスタT1のソースから流入する負の電荷の量を増加させて、MOSTトランジスタT1のゲート及びドレイン、MOSTトランジスタT2のゲート、そしてフォトダイオードPPDのアンロードに蓄積された正の電荷が速やかに再結合される。

[0120] そして、MOSTトランジスタT1のソースに与える信号がVPSをVhにして、MOSTトランジスタT1のポテンシャル状態を基にリセットする。次に、信号がSWをハイレベルにして撮像動作が開始すると、MOSTトランジスタT1のソース電圧にVhとなる。信号がVPSが与えられるため、MOSTトランジスタT1はサブスレッション領域で動作を行うので、フォトダイオードPPDの入射光量に応じて自然対数的に比例した電圧がMOSTトランジスタT1のゲートに現れる。そして、この入射光量に対して自然対数的に比例した電圧がキャパシタC1でサンプリングされる。

[0121] このように、撮像時のMOSTトランジスタ

る。

[0132] 又、フォトダイオードPPDのアンロードには直流電圧VPSが、MOSTトランジスタT2のドレインには直流電圧VPPが印加されるようになっている。又、MOSTトランジスタT3のゲートには信号がVhが与えられる。一方、MOSTトランジスタT8のドレインには信号がVPPが、又、ゲートには信号がVPPが、それぞれ与えられるようになっている。

[0133] 尚、信号がVPPは2値の電圧信号で、入射光量が所定値を超えたときにMOSTトランジスタT8をサブスレッション領域で動作させるための電圧をVhとし、又、この電圧よりも高くMOSTトランジスタT8のソース電圧を初期化するための電圧Vbとする。又、信号がVPPは2値の電圧信号で、高い方は前記Vb以上の電圧、低い方は前記Vh以下の電圧である。このような構成の面積の動作について、以下に説明する。

[0134] 図24に示すタイミングチャートのよう、バイス信号がVhがMOSTトランジスタT3のゲートに与えられて、出力信号が導出されると、まず、信号がVPPをローレベルにしてリセット動作を行う。このリセット動作について、図24のタイミングチャート及び図25のMOSTトランジスタT8におけるポテンシャル波形を参照して説明する。

[0135] ここで、MOSTトランジスタT8は、例えば、図25(a)のように、P型の半導体基板（以下、「P型基板」という。）10にN型拡散層11、12を形成し、且つ、そのN型拡散層11、12間のチャネル上に酸化膜13とポリシリコン層14を形成することによって構成される。ここで、N型拡散層11、12が、それぞれMOSTトランジスタT8のドレイン、ソースを形成するとともに、酸化膜13及びポリシリコン層14がそれぞれゲート絶縁膜とゲート電極を形成する。尚、ここで、P型基板10において、N型拡散層11、12の間の領域をゲート下領域とする。又、図25(b)〜(f)において、矢印の方向が、ポテンシャルが高いことを表す。

[0136] よって、撮像動作が終了した後、MOSTトランジスタT8は、例えば、図25(b)に矢印で示すように、ソースより、ソース、ゲート下領域、ドレインの順に高くなるようなポテンシャル状態にある。そして、これらいずれの状態にあっても、信号がVPPをローレベルにしたとき、図25(c)のように、MOSTトランジスタT8のドレイン側から、MOSTトランジスタT8のゲート下領域及びソースに電圧が注入され、ドレイン、ゲート下領域、ソースがこの信号がVPPのローレベルに応じたポテンシャルとなる。尚、このとき、信号がVPPの電圧値はVhである。

【0137】その後、信号 ϕ VPDをハイレベルに戻すと、図25(d)のようになり、MOSTランジスタT8のドレインが信号 ϕ VPDのハイレベルに応じたポテンシャルとなるとともに、MOSTランジスタT8のゲート下領域及びソースが、信号 ϕ VPGの電圧値Vaに応じたポテンシャルとなる。

【0138】更に、この状態から、MOSTランジスタT8のゲートに与える信号 ϕ VPGの電圧をVaからVbに切り換えることによって、図25(e)のように、MOSTランジスタT8のゲート下領域及びソースが、信号 ϕ VPGの電圧値Vbに応じたポテンシャルとなり、図25(d)の状態に比べ高くなる。

【0139】このとき、ハイレベルのバリス信号 ϕ VをMOSTランジスタT3のゲートに与えることによって、リセット時におけるノイズ信号を除去する。このとき、リセットされたMOSTランジスタT8のソース電圧がMOSTランジスタT2のゲートに与えられ、このMOSTランジスタT8のソース電圧がMOSTランジスタT2で電流増幅されて、MOSTランジスタT3を介して出力信号線6に出力される。

【0140】そして、再び、MOSTランジスタT8のゲートに与える信号 ϕ VPGの電圧をVbからVaに切り換えることによって、図25(f)のように、MOSTランジスタT8のゲート下領域が、信号 ϕ VPGの電圧値Vaに応じたポテンシャルとなり、図25(e)の状態に比べて低くなる。よって、このとき、MOSTランジスタT8のソースの電位がゲート下領域の電位に比べて高くなる。このように、信号 ϕ VPD、 ϕ VPGが動作されることによって、MOSTランジスタT8のポテンシャル状態がリセットされる。

【0141】信号 ϕ VPGをVaとして撮像動作が開始されると、フォトダイオードPPDより入射光量に応じた光電荷がMOSTランジスタT8に流れ込む。今、MOSTランジスタT8のゲート電圧がソース電圧より低いので、MOSTランジスタT8はカットオフ状態となり、光電荷がMOSTランジスタT8のソースに蓄積される。よって、撮像する被写体の輝度が低くフォトダイオードPPDに入射される入射光量が少ない場合は、MOSTランジスタT8のソースに蓄積された光電荷量に応じた電圧がMOSTランジスタT8のソースに現れるため、入射光量の割合に対して線形的に比例した電圧が、MOSTランジスタT2のソースに現れる。尚、このとき、フォトダイオードPPDで発生する光電荷が負の電荷であるので、強い光が入射されるほど、MOSTランジスタT8のソース電圧が低くなる。

【0142】又、撮像する被写体の輝度が高くフォトダイオードPPDに入射される入射光量が多くなると、MOSTランジスタT8がサブスレッショルド領域で動作を行なうため、入射光量に対して自然対数的に比例した電圧がMOSTランジスタT8のソースに現れる。

【0143】このようにして、入射光量に対して線形的に又は自然対的に比例した電圧がMOSTランジスタT2のゲートに現れると、先と同様に、バリス信号 ϕ VがMOSTランジスタT3のゲートに与えられ、入射光量に対して線形的に又は自然対的に比例したMOSTランジスタT8のソース電圧がMOSTランジスタT2で電流増幅されて、MOSTランジスタT3を介して出力信号線6に出力される。又、MOSTランジスタT2及びMOSTランジスタQ1の導通時抵抗とそれらを流れる電流によって決まるMOSTランジスタQ1のドレイン電圧が、映像信号として出力信号線6に現れる。このようにして映像信号が読み出された後、上述したリセット動作が行われる。

【0144】このような動作を行う各画面において、MOSTランジスタT8の画素電圧にバラつきがあるために、 ϕ VPGがVaとされた場合、線形変換動作から対数変換動作に切り替わる電圧値は、 $V_a + V_{Vx}$ (但し、 V_{Vx} はMOSTランジスタT8の画素バラツキによる電圧の変動成分を表す)となる。本実施形態においては、 ϕ VPGがVbとされた場合、MOSTランジスタT8のソース電圧の電圧値は、実用上、ほぼ $V_b + V_{Vx}$ となる。従って、差をとると、 $\Delta V = V_b - V_a$ となり、リセットされた状態から上記切り替わり点に至らしめるために必要な電荷量は、各画素のMOSTランジスタT8の画素バラツキによらずほぼ一定である。

【0145】よって、対数変換動作に変わるときのMOSTランジスタT8のソース電圧に至るまでにMOSTランジスタT8に流れ込む光電荷量が、全ての画面において等しい。このように、各画面における変換動作が対数変換動作に切り替わるときフォトダイオードPPDに入射される入射光量も等しい。即ち、全ての画面において、その変換動作が線形変換動作から対数変換動作に切り替わるとき被写体の輝度が等しいものとなり、MOSTランジスタT8の画素電圧の差により、各画面の変換動作の切れ目の影響を低減させることができる。

【0146】又、リセット時における信号 ϕ VPGの電圧値Vbを変化させることによって、線形変換動作を行う際のMOSTランジスタT8のゲート電圧VGSが変化する範囲を変化させることができる。よって、リセット時における信号 ϕ VPGの電圧値Vbを変化させることで、各画面の変換動作が線形変換動作から対数変換動作に切り替わるとき被写体の輝度を変化させることができる。

【0147】更に、ノイズ信号が図1の信号線9から画面毎にシリアルに出がされ、後続回路においてメモリーに画面毎のノイズ信号として記憶しておく。そして、映像信号を記憶されているノイズ信号で画面毎に補正する。

は、映像信号から画面のバラツキによる成分を取り除くことができる。尚、この補正方法の具体例は後述する図50に示している。この補正方法は、ラインメモリなどのメモリーを画面内に設けることによって実現できる。尚、本実施形態においては、 ϕ VPDを一旦ローレベルにした後、 ϕ VPGをハイレベルにしているが、両者のタイミングはこれに限るものではなく、例えば、 ϕ VPGをハイレベルにしている間に、 ϕ VPDを一旦ローレベルにするようにしても構わない。

【0148】<第10の実施形態>第10の実施形態について、図面を参照して説明する。図26は、本実施形態に使用する固体撮像装置に設けられた画面の構成を示す回路図である。尚、図23に示す画面と同様の目的で使用される素子及び信号線などは、同一の符号を付し、その詳細な説明は省略する。

【0149】図26に示すように、本実施形態では、第9の実施形態(図23)の画面に、MOSTランジスタT4、T9、T10及びキャパシタC3が追加された構成となる。MOSTランジスタT9のゲートがフォトダイオードPPDのノードとMOSTランジスタT8のソースが接続され、そのソースが、増し直電圧VPPが印加されたキャパシタC3の他端に接続される。又、MOSTランジスタT9のソースとキャパシタC3との接続ノードにMOSTランジスタT4のゲート及びMOSTランジスタT10のソースが接続される。尚、MOSTランジスタT9、T10は、PチャネルのMOSTランジスタでバックゲートに電源電圧が印加されている。

【0150】直流電圧VPPがMOSTランジスタT4のドレインに印加されるとともに、直流電圧VPSがMOSTランジスタT9のドレインに印加される。又、MOSTランジスタT10のドレインに直流電圧VPSが印加されるとともに、そのゲートに信号 ϕ RSが印加される。更に、MOSTランジスタT4のソースにMOSTランジスタT3のドレインが接続される。このような構成の画面の動作について、以下に説明する。

【0151】図27に示すタイミングチャートのよう

応じたポテンシャルとなる。そして、まず、ローレベルのバリス信号 ϕ RSをMOSTランジスタT10のゲートに与えることによって、キャパシタC3に蓄電して、キャパシタC3とMOSTランジスタT9のソースとの接続ノードの電圧を初期化する。

【0153】このとき、ハイレベルのバリス信号 ϕ VをMOSTランジスタT3のゲートに与えることによって、リセット時におけるノイズ信号を除去する。このとき、リセットされたMOSTランジスタT8のソース電圧に、リセットされたMOSTランジスタT4のゲートに与えられる。そして、MOSTランジスタT4で電流増幅されて、MOSTランジスタT3を介して出力信号線6に出力される。このようにノイズ信号が読み出されると、再度、ローレベルのバリス信号 ϕ RSをMOSTランジスタT10のゲートに与えることによって、キャパシタC3とMOSTランジスタT9のソースとの接続ノードの電圧を初期化する。

【0154】そして、再び、MOSTランジスタT8のゲートに与える信号 ϕ VPGの電圧をVbからVaに切り換えることによって、MOSTランジスタT8のゲート下領域が、信号 ϕ VPGの電圧値Vaに応じたポテンシャルとなり、ソースの電位がゲート下領域の電位に比べて高くなる。このように、信号 ϕ VPD、 ϕ VPGが動作されることによって、MOSTランジスタT8のポテンシャル状態がリセットされる。

【0155】信号 ϕ VPGをVaとして撮像動作が開始すると、フォトダイオードPPDへの入射光量に対して線形的に又は自然対的に比例した電圧が、MOSTランジスタT8のソース及びMOSTランジスタT9のゲートに現れる。尚、このとき、フォトダイオードPPDで発生する光電荷が負の光電荷であるので、強い光が入射されるほど、MOSTランジスタT8のソース電圧が低くなる。

【0156】このようにして光電流に対して線形的に又は自然対的に変化した電圧がMOSTランジスタT9のゲートに現れると、MOSTランジスタT9がリセットされてMOSTランジスタT9のゲート電圧により決定される表面ポテンシャルより高い電圧になっているので、キャパシタC3から正の電荷がMOSTランジスタT9のゲート電圧によって、キャパシタC3から流れる正の電荷量が減少する。即ち、強い光が射されてMOSTランジスタT8のソース電圧が低くなるほど、キャパシタC3から流れる正の電荷量が多い。

【0157】このようにしてキャパシタC3から正の電荷が流れ、キャパシタC3とMOSTランジスタT9のソースとの接続ノードの電圧が入射光量の割合を線形的に又は自然対的に比例した値となる。そして、バリス信号 ϕ Vを与えてMOSTランジスタT3をONにし、たとき、前記光電流の積分値を線形的に又は自然対的に

【発明の効果】本発明によると、光電変換動作を、入射光量に応じて斜形変換動作と対数変換動作の間で自動的に切り換えることができる。よって、被写体が暗く、入射光量の少ない場合は、斜形変換動作を行うので、リセットした後に撮像した信号に残像が生じない。逆に、被写体が明るく、入射光量の多い場合は、対数変換動作を行うので、ダイナミックレンジの広い信号を出力することができ、又、斜形変換動作から対数変換動作に切り替わる頻度を、各画素全てについてほぼ一定の頻度とすることができる。又、トランジスタに与えるパルス信号の電圧値を変化させることによって、斜形変換動作から対数変換動作に切り替わる頻度を調整することができる。更に、サンプリング回路を設けることによって、全画素同時に撮像時の出力信号のサンプリングを行うことができるので、高速で移動する被写体を撮像しても画像歪みが生じない。

【図面の簡単な説明】
【図1】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図2】図1の一部を示す図。

【図3】本発明の第1の実施形態の1画素の構成を示す回路図。

【図4】本発明の第1の実施形態の画素の動作を示すタイミングチャート。

【図5】本発明の第2の実施形態の1画素の構成を示す回路図。

【図6】本発明の第2の実施形態の画素の動作を示すタイミングチャート。

【図7】本発明の第3の実施形態の1画素の構成を示す回路図。

【図8】本発明の第4の実施形態の1画素の構成を示す回路図。

【図9】本発明の第5の実施形態の1画素の構成を示す回路図。

【図10】本発明の第5の実施形態の画素の動作を示すタイミングチャート。

【図11】本発明の第6の実施形態の1画素の構成を示す回路図。

【図12】本発明の第6の実施形態の画素の動作を示すタイミングチャート。

【図13】本発明の第7の実施形態の1画素の構成を示す回路図。

【図14】本発明の第8の実施形態の1画素の構成を示す回路図。

【図15】本発明の第5の実施形態の1画素の構成を示す回路図。

【図16】本発明の第6の実施形態の1画素の構成を示す回路図。

【図17】本発明の第7の実施形態の1画素の構成を示す回路図。

【図18】本発明の第8の実施形態の1画素の構成を示す回路図。
【図19】本発明の第5の実施形態の1画素の構成を示す回路図。
【図20】本発明の第6の実施形態の1画素の構成を示す回路図。
【図21】本発明の第7の実施形態の1画素の構成を示す回路図。
【図22】本発明の第8の実施形態の1画素の構成を示す回路図。
【図23】本発明の第9の実施形態の1画素の構成を示す回路図。
【図24】本発明の第9の実施形態の画素の動作を示すタイミングチャート。

【図25】図23の画素の構成及びポテンシャルの関係を表した図。

【図26】本発明の第10の実施形態の1画素の構成を示す回路図。

【図27】本発明の第10の実施形態の画素の動作を示すタイミングチャート。

【図28】本発明の第11の実施形態の1画素の構成を示す回路図。

【図29】画素内の能動素子をPチャネルのMOSTラジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図30】図29の一部を示す図。

【図31】本発明の第12の実施形態の1画素の構成を示す回路図。

【図32】本発明の第13の実施形態の1画素の構成を示す回路図。

【図33】本発明の第14の実施形態の1画素の構成を示す回路図。

【図34】本発明の第15の実施形態の1画素の構成を示す回路図。

【図35】本発明の第16の実施形態の1画素の構成を示す回路図。

【図36】本発明の第17の実施形態の1画素の構成を示す回路図。

【図37】本発明の第18の実施形態の1画素の構成を示す回路図。

【図38】本発明の第19の実施形態の1画素の構成を示す回路図。

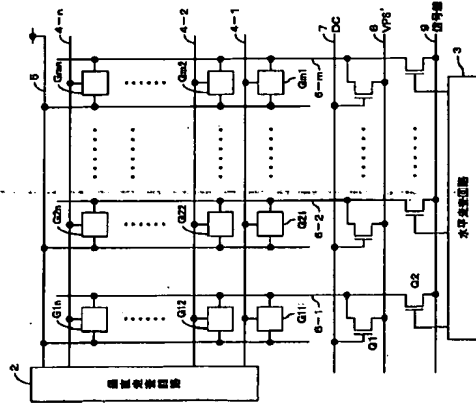
【図39】本発明の第16の実施形態の1画素の構成を示す回路図。

【図40】本発明の第17の実施形態の1画素の構成を示す回路図。

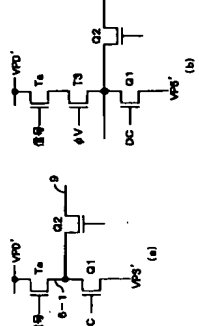
【図41】本発明の第18の実施形態の1画素の構成を示す回路図。

示す回路図。
【図43】本発明の第16の実施形態の1画素の構成を示す回路図。
【図44】本発明の第17の実施形態の1画素の構成を示す回路図。
【図45】本発明の第18の実施形態の1画素の構成を示す回路図。
【図46】本発明の第19の実施形態の1画素の構成を示す回路図。
【図47】本発明の第20の実施形態の1画素の構成を示す回路図。
【図48】本発明の第21の実施形態の1画素の構成を示す回路図。
【図49】本発明の第22の実施形態の1画素の構成を示す回路図。

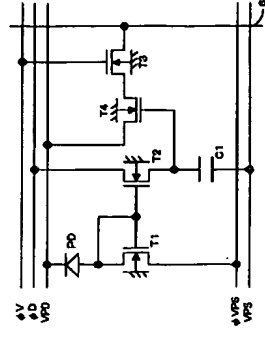
【図1】



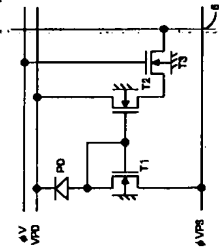
【図2】



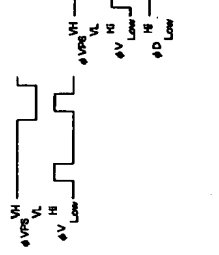
【図5】



【図3】



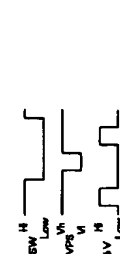
【図4】



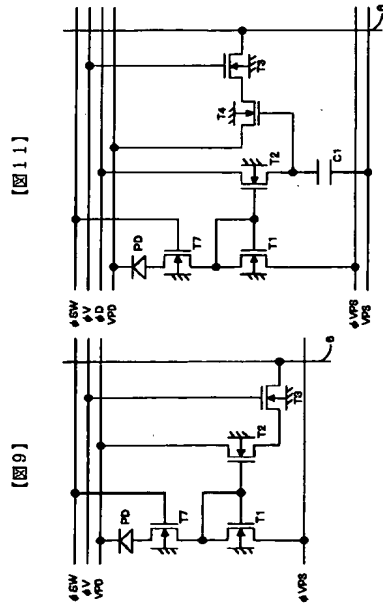
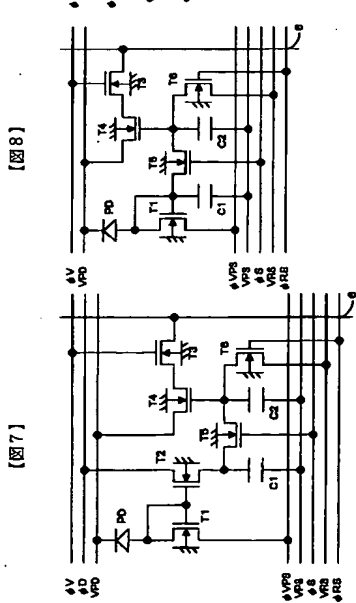
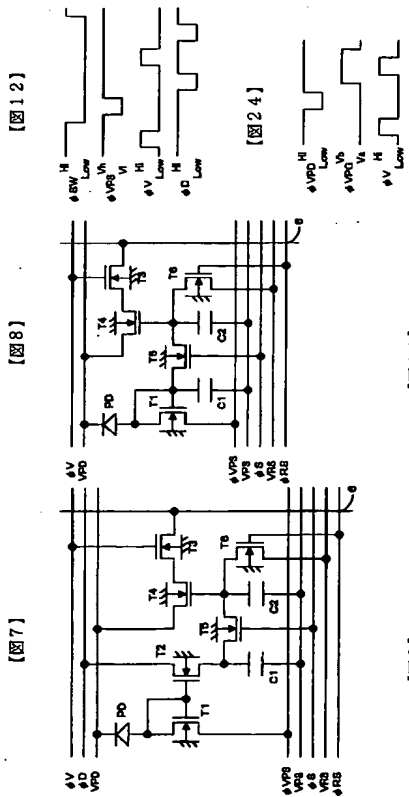
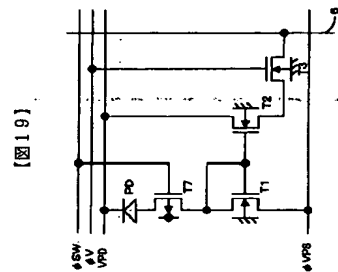
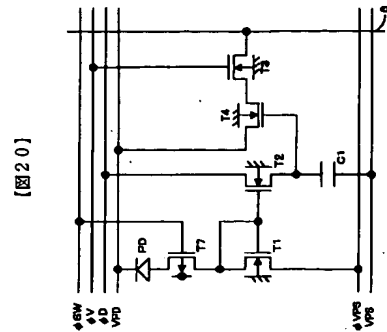
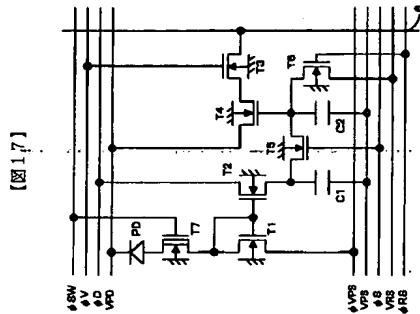
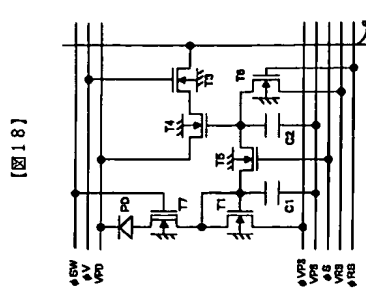
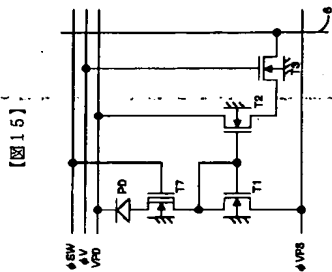
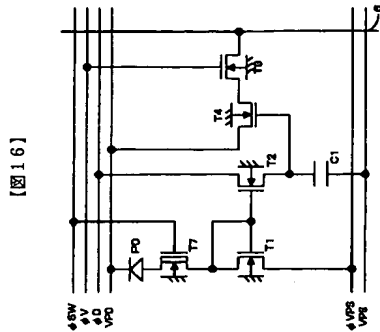
【図6】



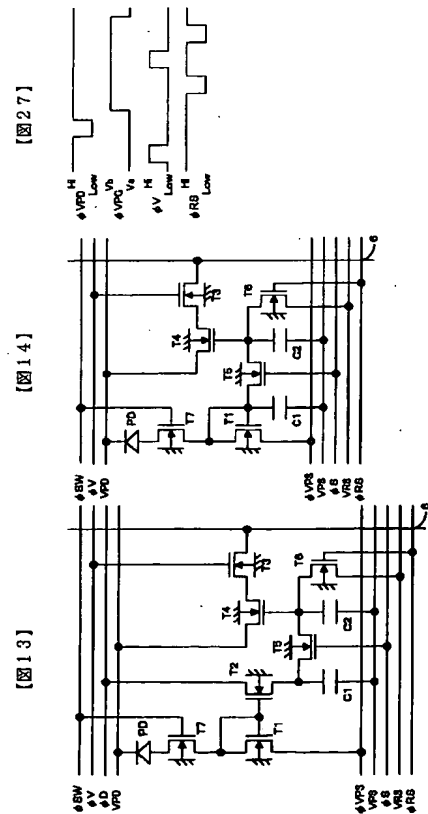
【図10】

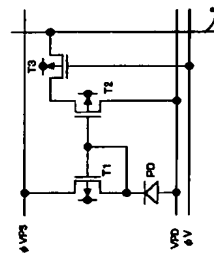
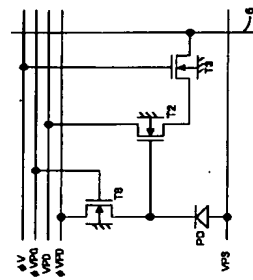
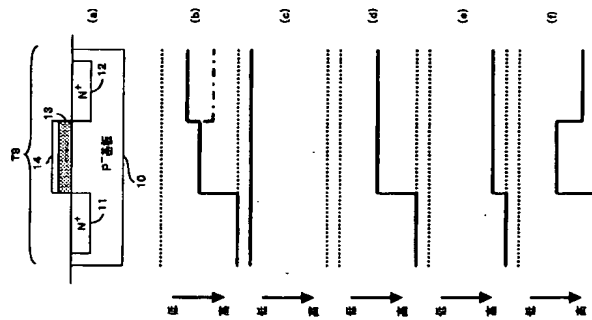
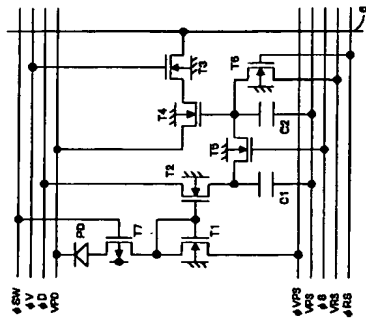
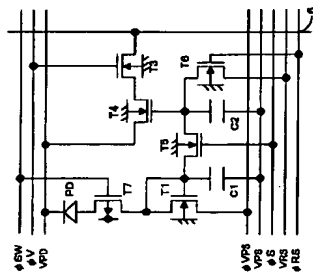
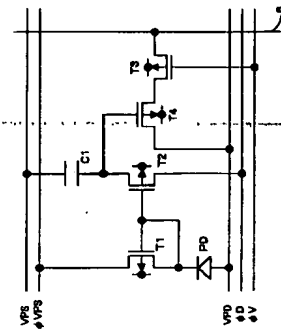
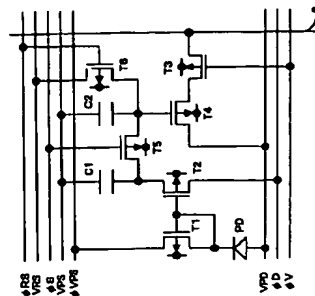
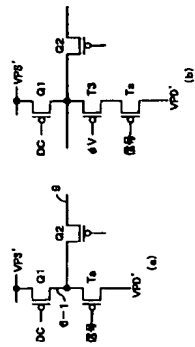
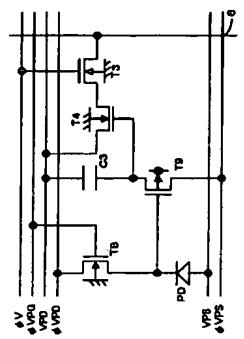
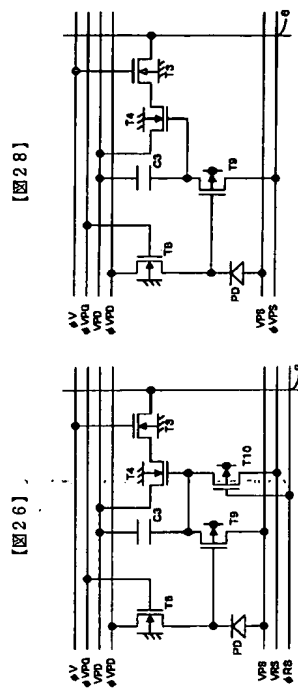


【図50】各実施形態の画素を用いた固体撮像装置を備えた画素入力装置の内部構造を示すブロック図。
【符号の説明】
G11~Gmm 画素
2 垂直走査回路
3 水平走査回路
4-1~4-n ライン
5 電源ライン
6-1~6-m 出力信号線
7 直流電圧線
8 ライン
9 信号線
PD フォトダイオード
C1, C2 キャパシタ
T1~T10, Q1, Q2 MOSTランジスタ

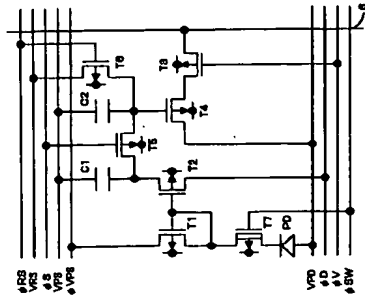


【図11】

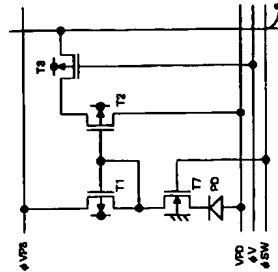




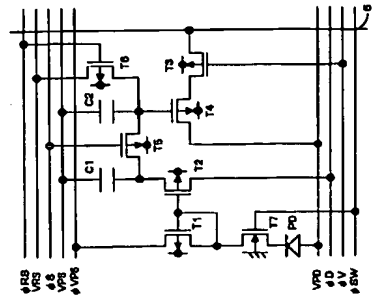
【図41】



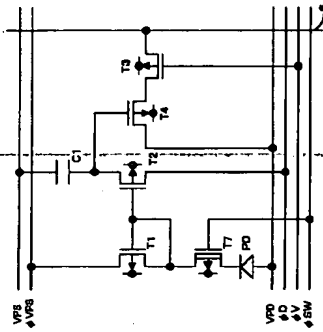
【図43】



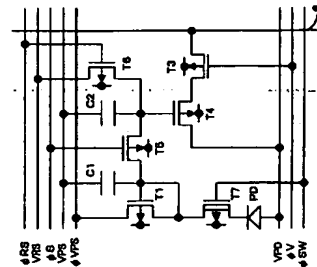
【図45】



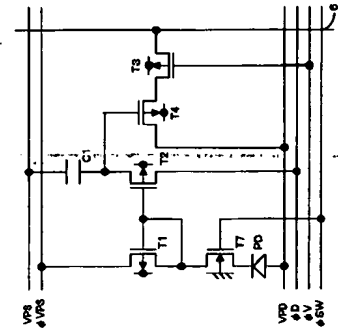
【図40】



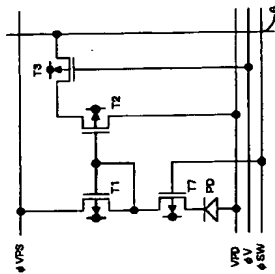
【図42】



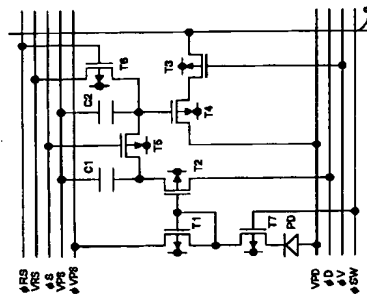
【図44】



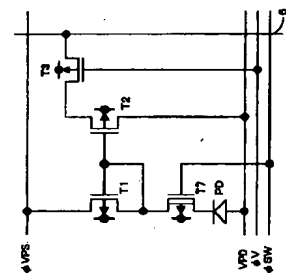
【図35】



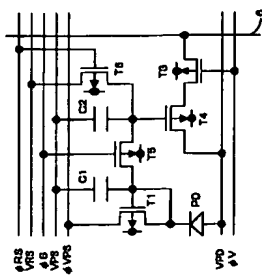
【図37】



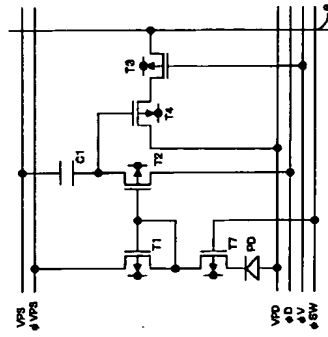
【図39】



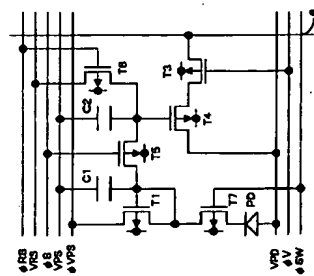
【図34】



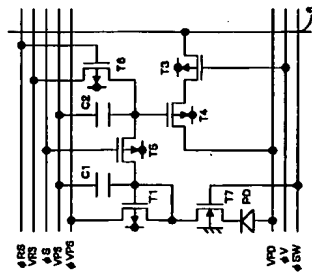
【図36】



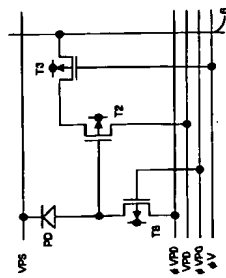
【図38】



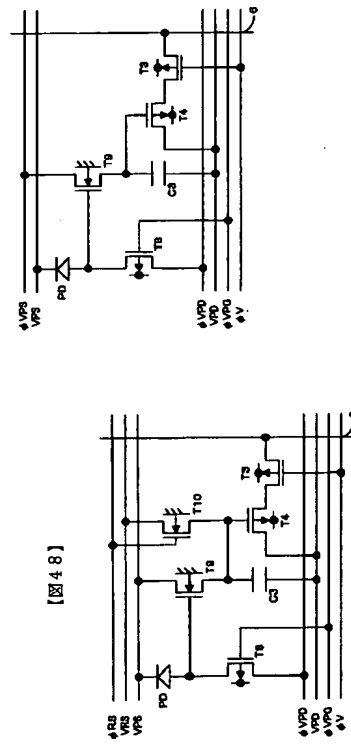
【図46】



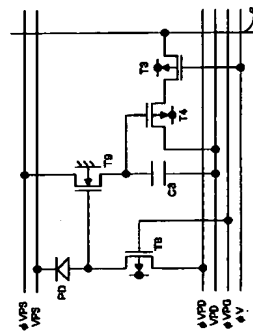
【図47】



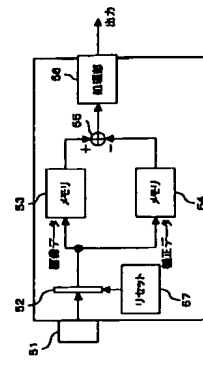
【図48】



【図49】



【図50】



【手続補正書】

【提出日】平成13年8月20日（2001.8.20）

0）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項6

【補正方法】変更

【補正内容】

【請求項6】 前記各画素が、前記トランジスタの制御電極からの出力を増幅する増幅回路を有することを特徴とする請求項5に記載の固体撮像素子。